

LCD1

1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16

GND VCC VO RS RW E D0 D1 D2 D3 D4 D5 D6 D7 A K

1 6

MOD1

BLK GND VCC RXI TXO GRN

TXO RXI RST GND D2 D3 D4 D5 D6 D7 D8 D9

RAW GND RST VCC A8 A2 A1 A0 D13-SCK D12-MISO D11-MOSI D10-SS

A5 A4 A7 A6

J2

J1

LCD1

1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16

GND VCC VO RS RW E D0 D1 D2 D3 D4 D5 D6 D7 A K

1 6

LCD1

MOD1

BLK GND VCC RXI TXO GRN

TXO RXI RST GND D2 D3 D4 D5 D6 D7 D8 D9

RAW GND RST VCC A8 A2 A1 A0 D13-SCK D12-MISO D11-MOSI D10-SS

A5 A4 A7 A6

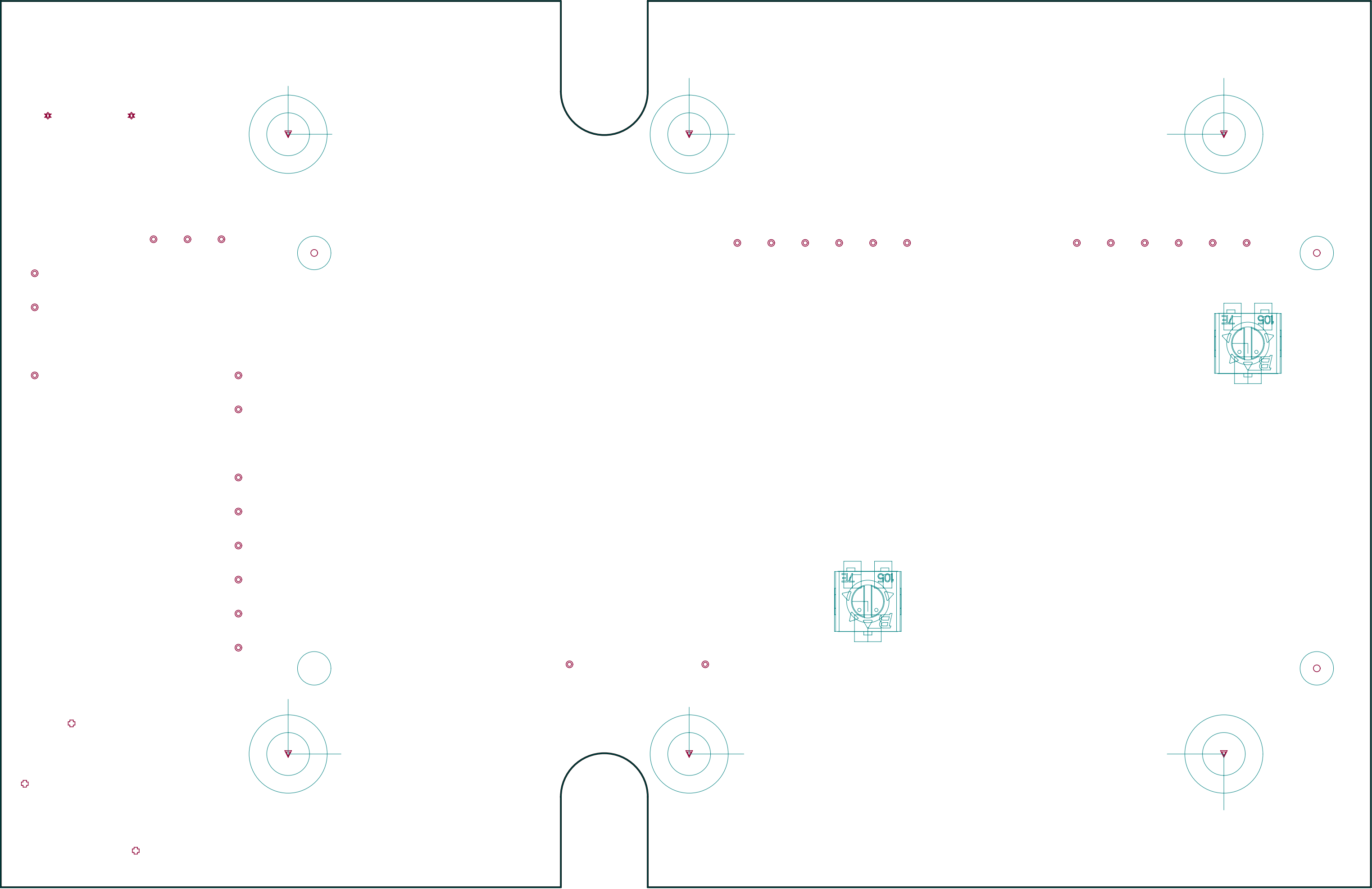
MOD1

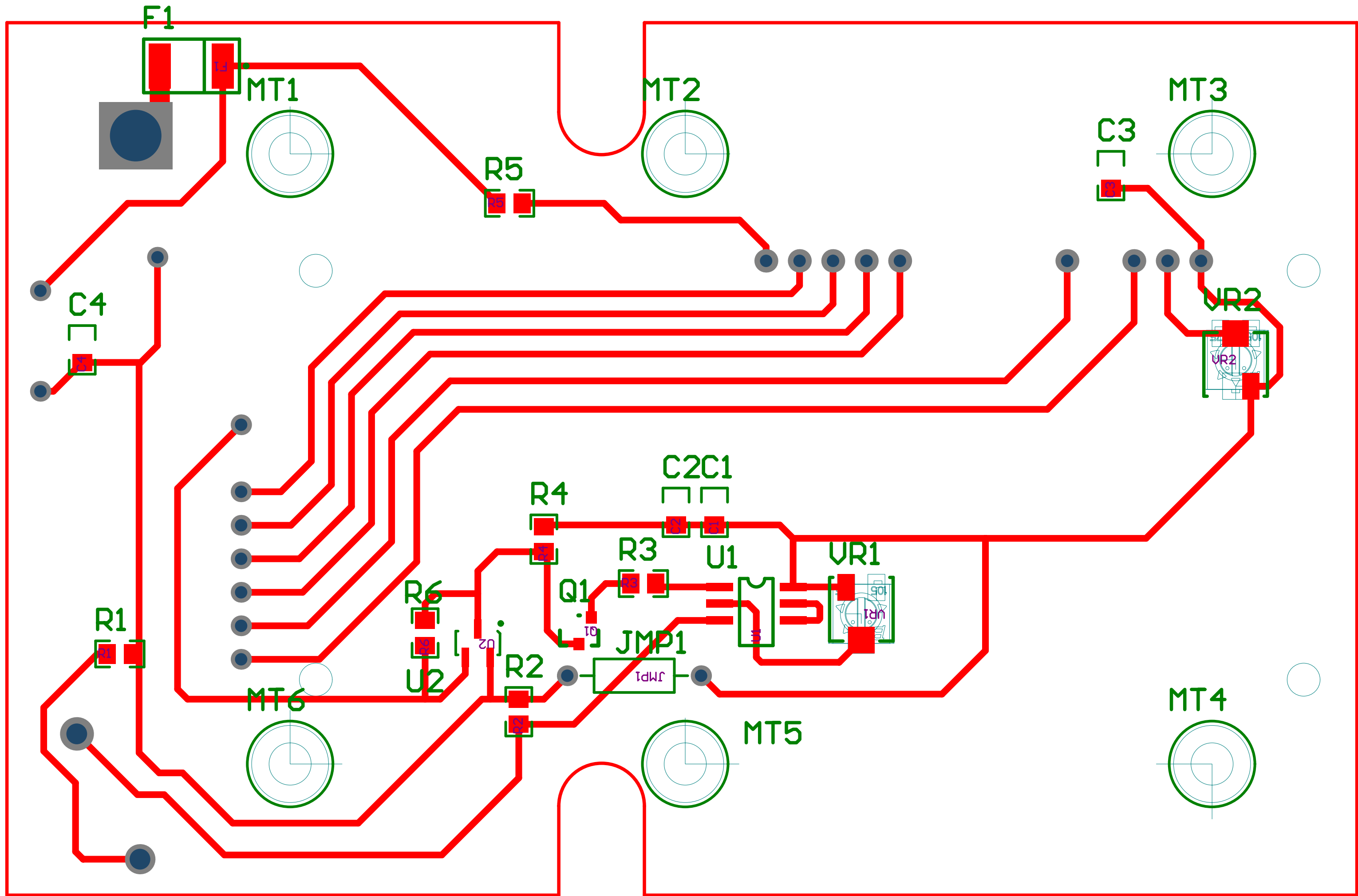
J1

J1

J2

J2





LCD1

J2

MOD1

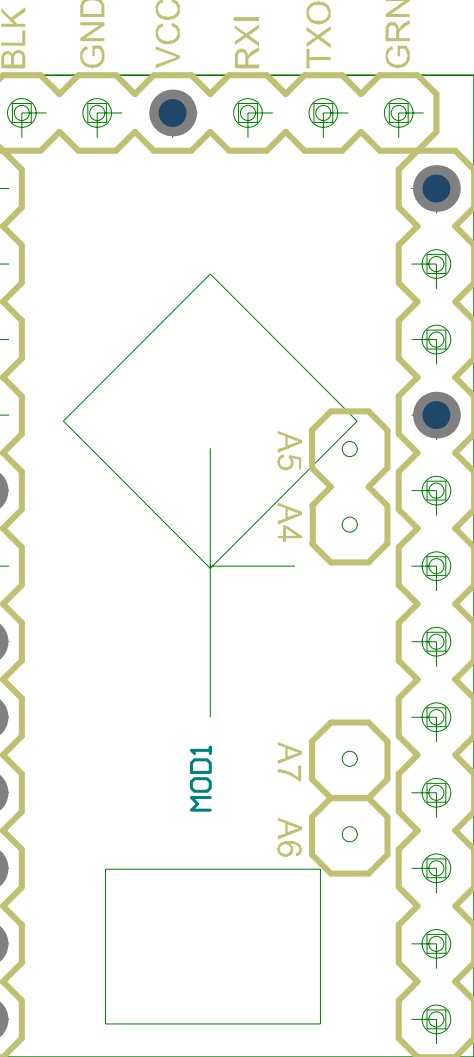
1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16

GND VCC VO RS RW E D0 D1 D2 D3 D4 D5 D6 D7 A K

1 6

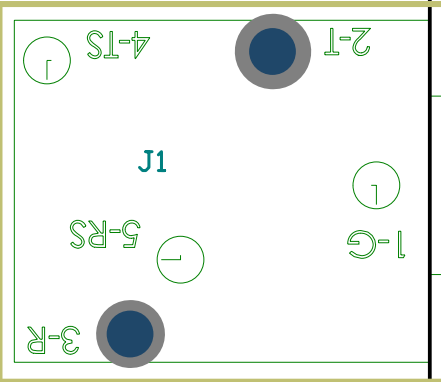
LCD1

TXO RXI RST GND D2 D3 D4 D5 D6 D7 D8 D9



RAW GND RST VCC A3 A2 A1 A0 D13-SCK D12-MISO D11-MOSI D10-SS

J1



BOTTOM
LAYER